

Simscape™プラントモデルのFPGAアクセラレーション

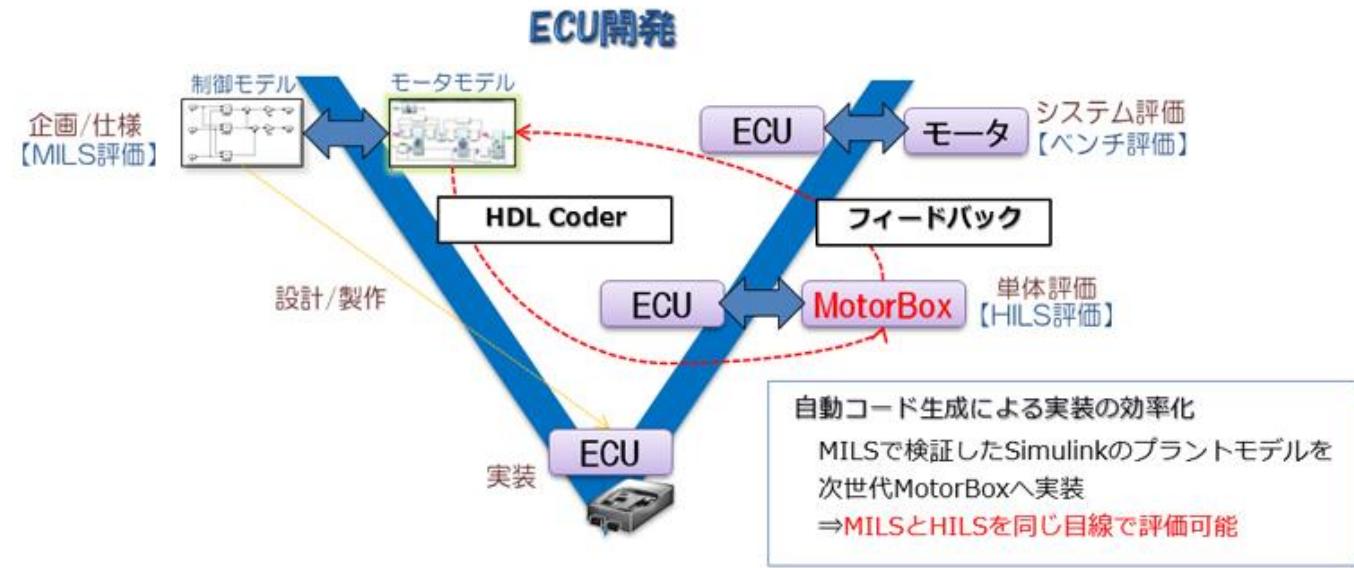
MathWorks Japan
アプリケーションエンジニアリング部
松本 充史

アジェンダ

- ユーザ事例
- HILSとは？
- Simscapeの電気系ライブラリ
- SimscapeモデルをFPGA実装する2つのアプローチ
 - Simscape HDL Workflow Advisor
 - Simscapeブロックをマニュアル変換

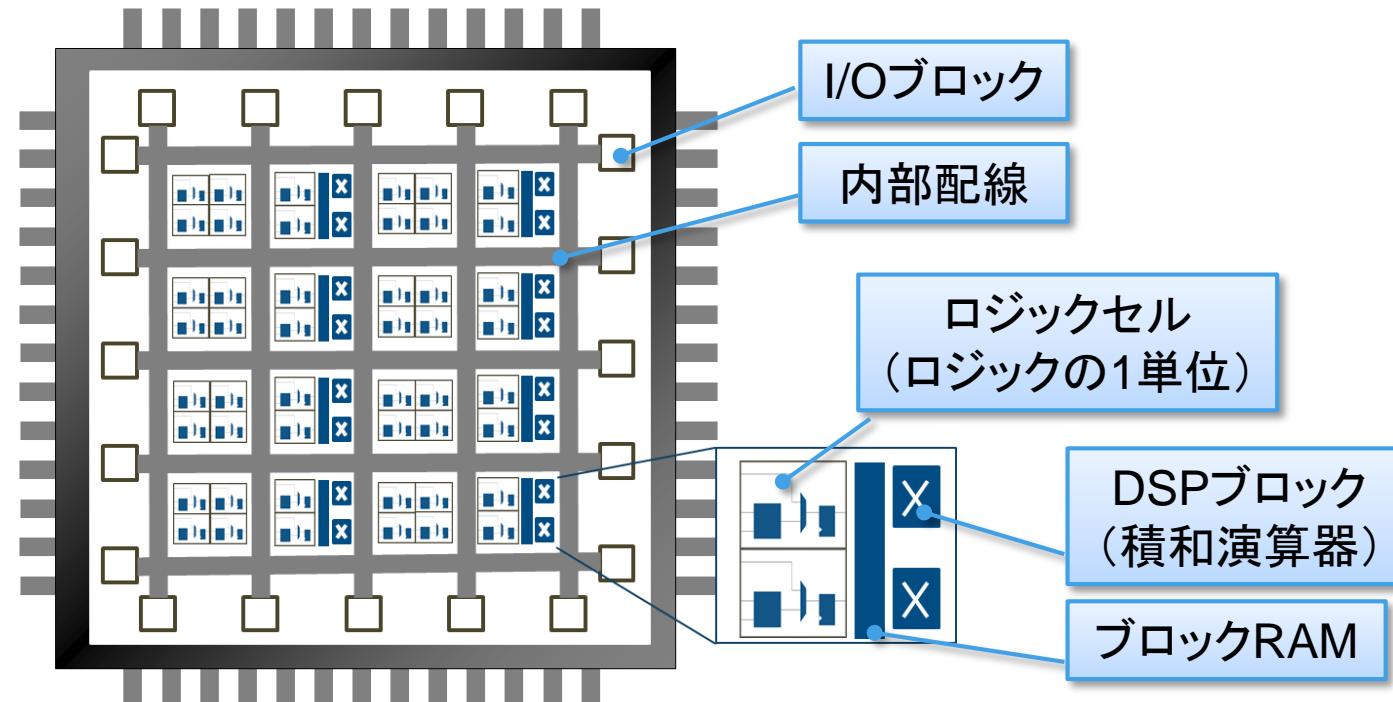
トヨタテクニカルディベロップメント社 次世代Motor HILS開発にHDL Coder™を適用

- ハイブリッド車の開発に欠かせないモータ用HILS: MotorBoxを開発
- 高速な制御周期を実現するためFPGAを使ったHILSを開発
- HDL Coderを使用することで、上流モデルの流用性向上、開発期間短縮、性能向上

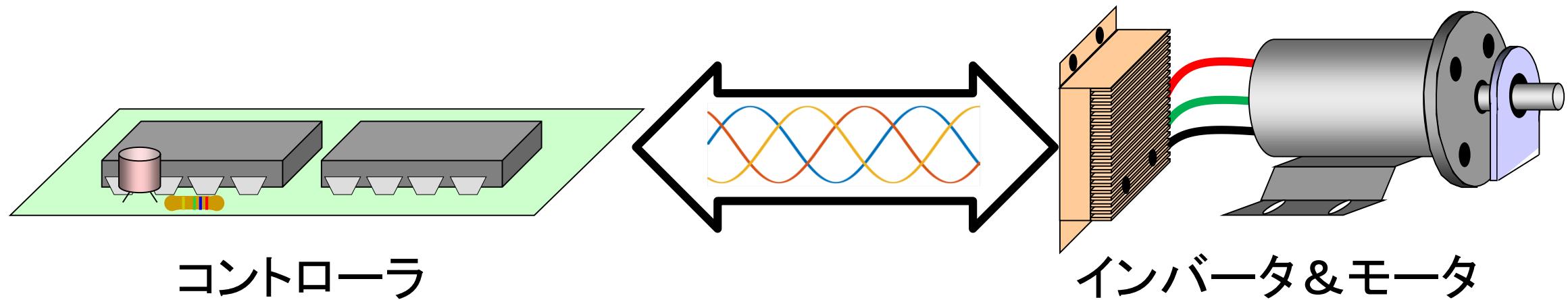


FPGA(Field Programmable Gate Array)とは？

- 書き換え可能なロジックデバイス
 - ハードウェアで構成するため細粒度の並列演算⇒高速、低レイテンシ
 - ロジックセル(一単位)はSRAMまたはFlashMemで構成したLUT
 - DSPブロック(積和演算器)、メモリ、高速I/O、内部配線で構成
 - 動作周波数: ~数百MHz

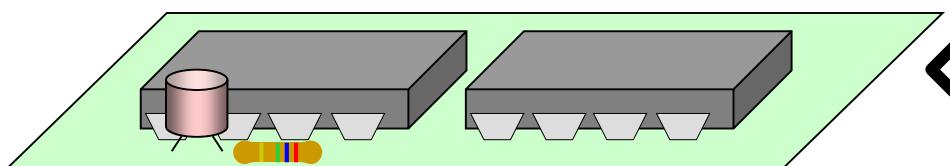
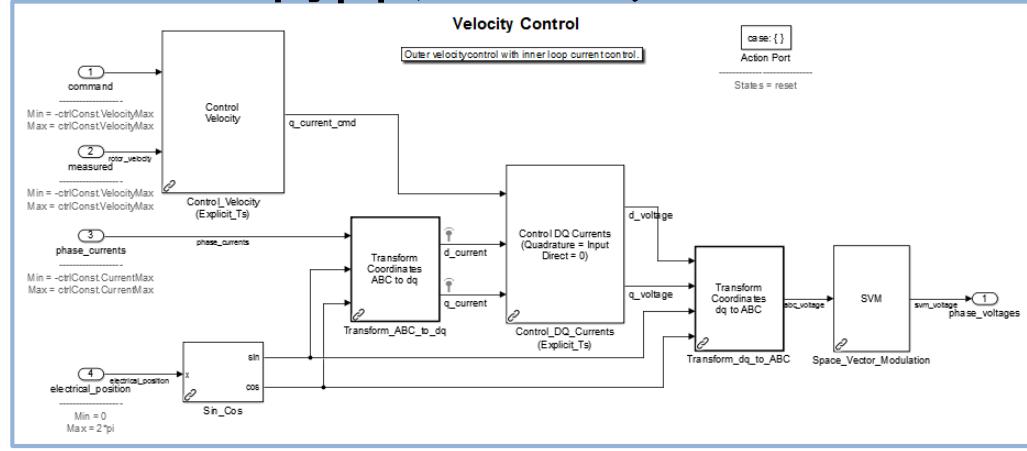


HILS(Hardware-In-the-Loop Simulation)とは？

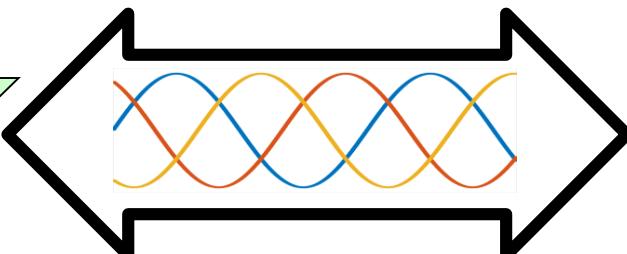


HILS(Hardware-In-the-Loop Simulation)は制御対象を模擬

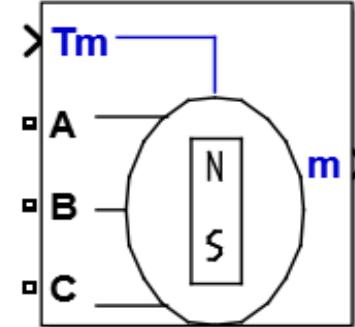
制御アルゴリズム



コントローラ



制御対象



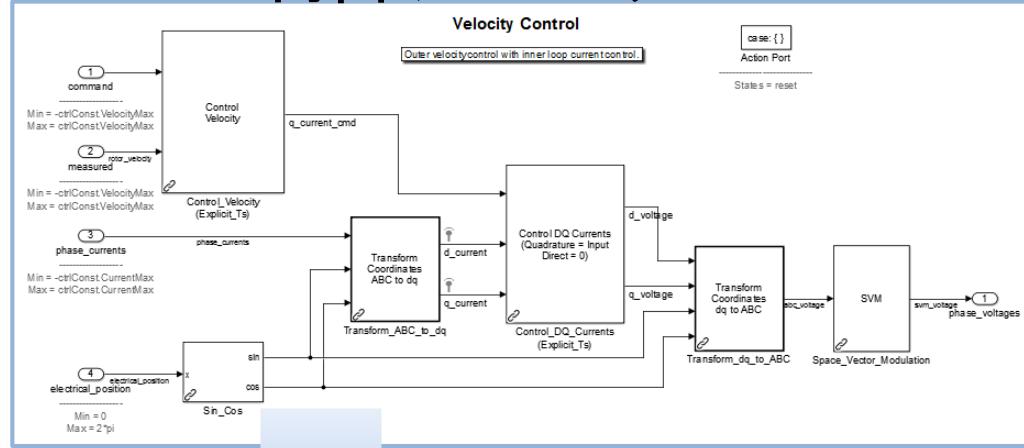
コード生成



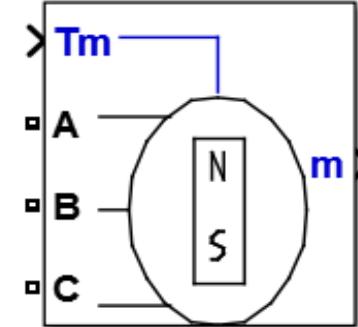
HILシミュレータで
振る舞いを模擬

RCP(Rapid Control Prototyping)はコントローラを模擬

制御アルゴリズム



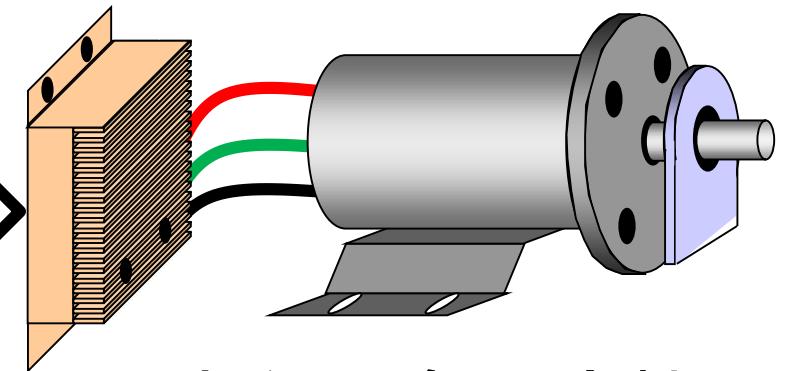
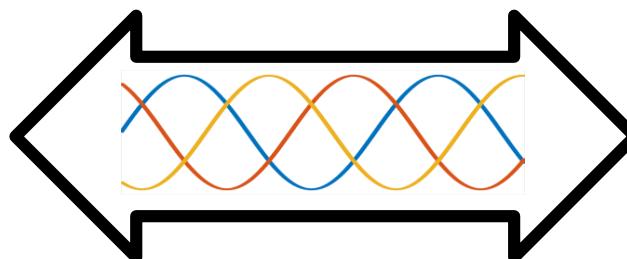
制御対象



コード生成

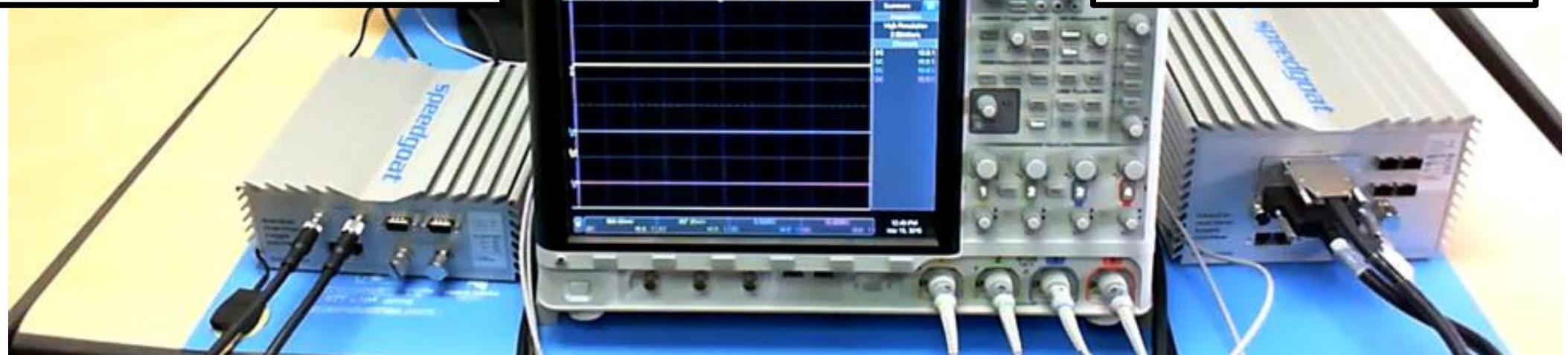
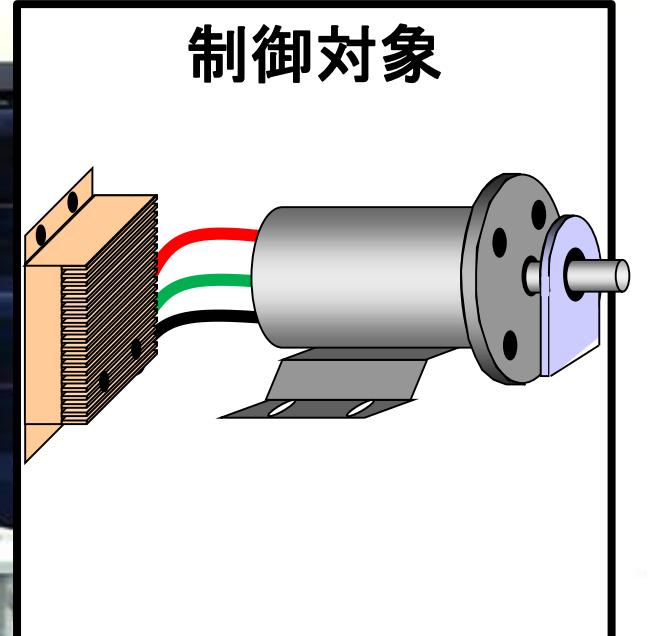
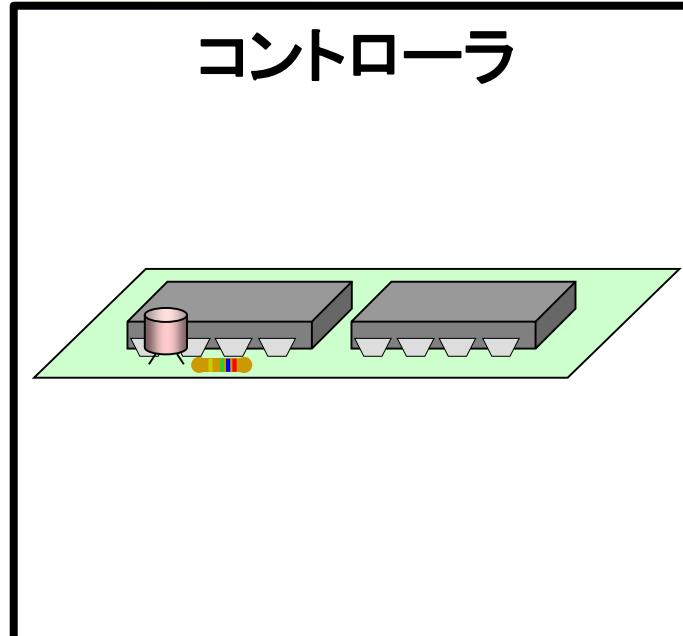


専用ハードウェアで制御

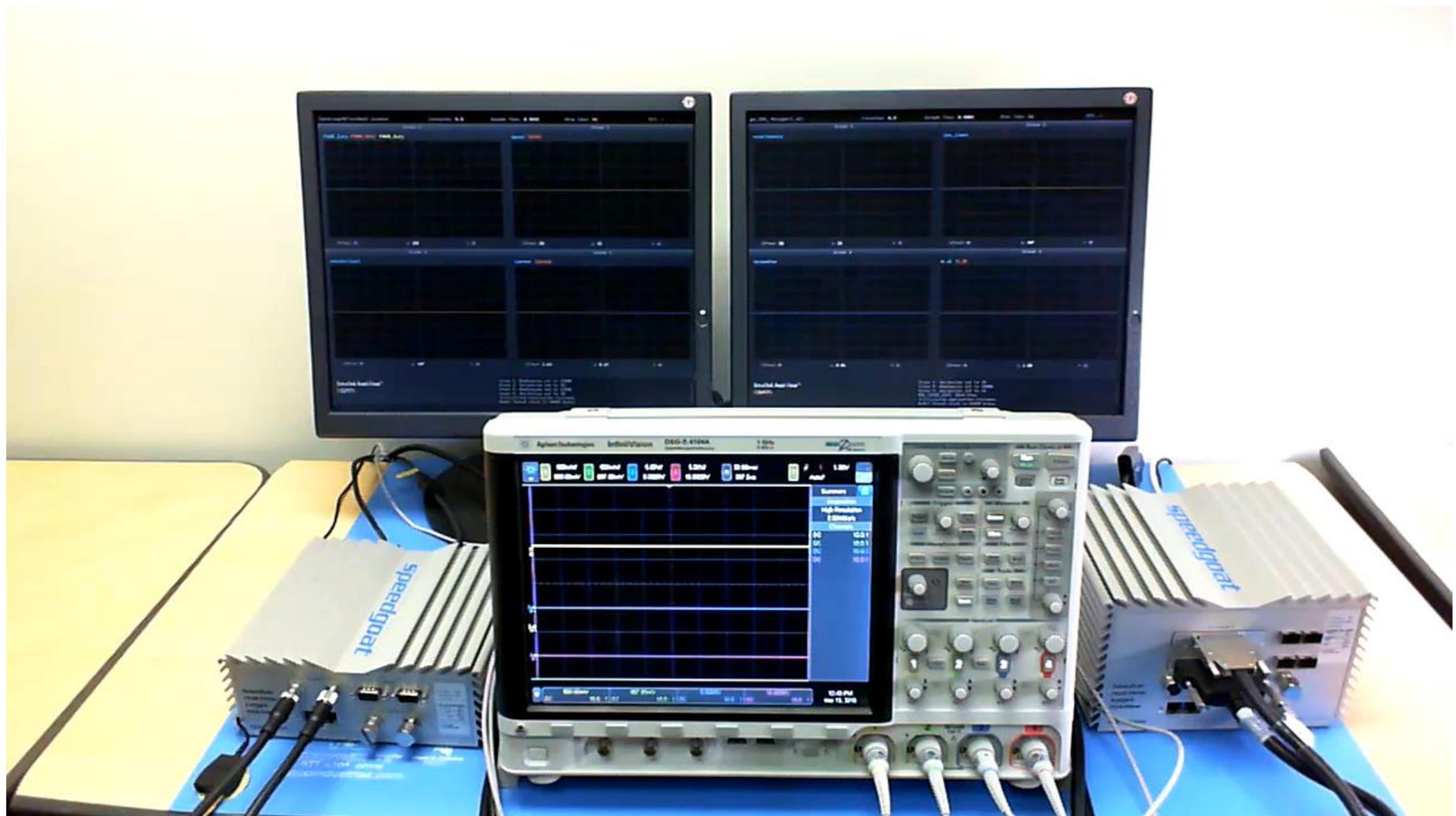


制御対象は実機

HILS Demo



HILS Demo



HILSのメリット

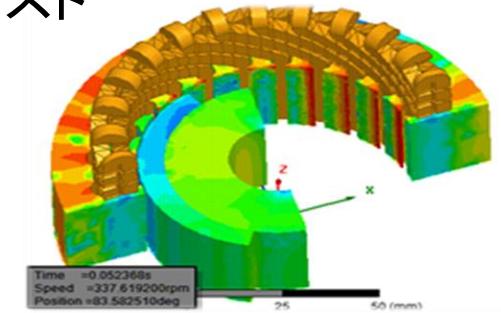
実機レスでテスト

HILS環境によるシミュレーションにより実機レス、再現性が高く、作業性の良い機能検証を実現



制御対象の性能評価

構想段階や試作前など、存在しない制御対象を使用したテスト



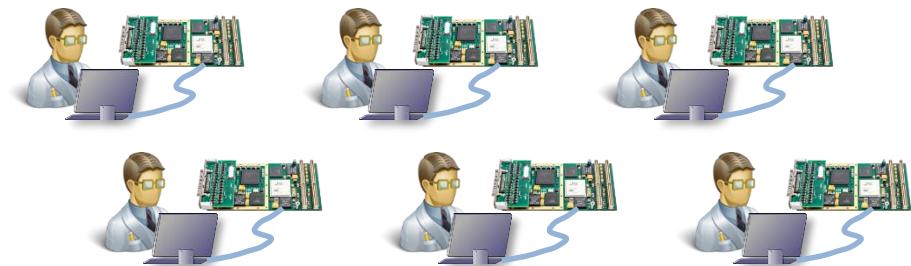
実現困難なテスト

高電圧/電流など危険を伴うテスト、温度・部品特性のばらつき、故障モードなど手間のかかるテストを容易に実施



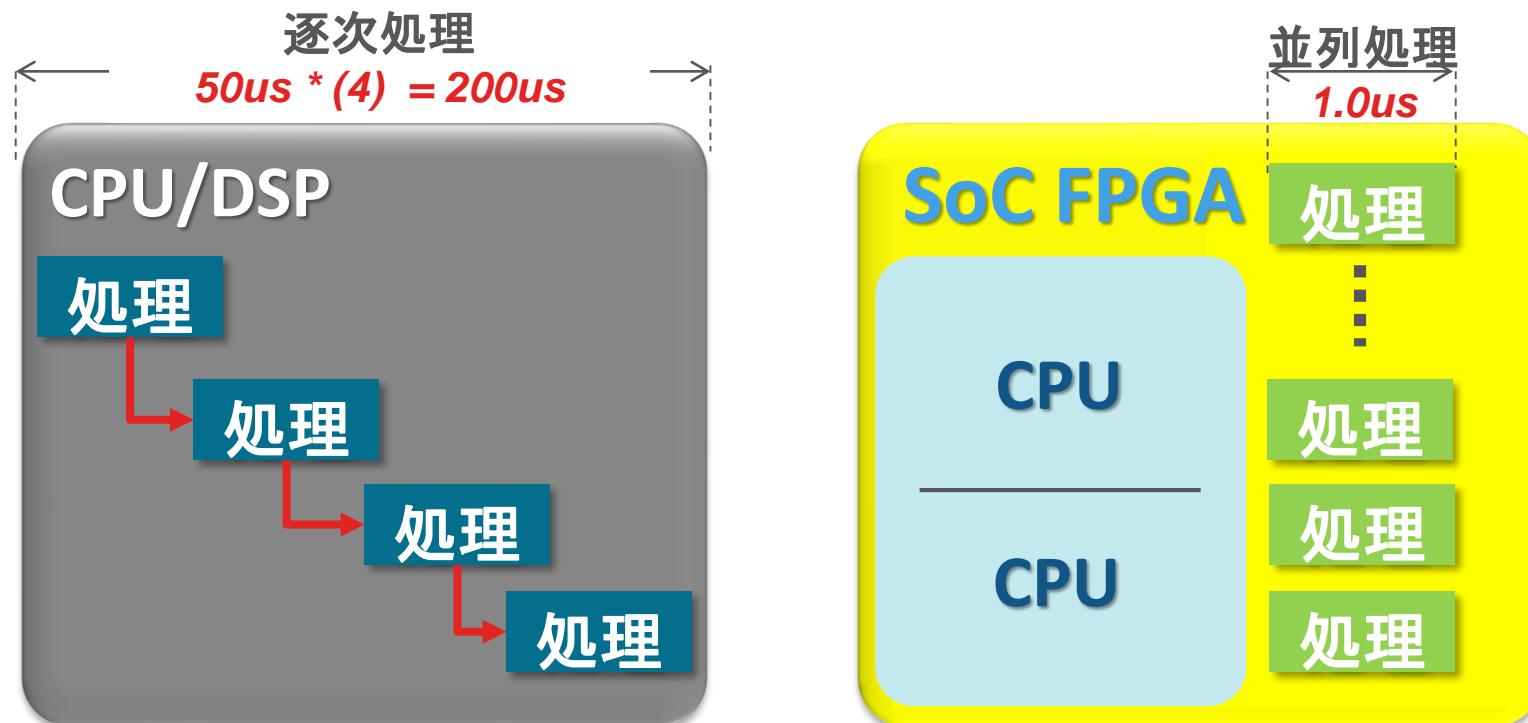
テスト環境の配布

低コストのボードでHILS環境を構築して配布



高速HILSの背景

- モータ制御、電源制御における制御周期の向上(高速化・即応性)
 - 電動ターボ、EV/HV、EPS(Electric Power Steering)用モータ
 - 産業用ロボットのタクトタイム短縮
 - 動作周期: 数十ns～数us



RCP・HILSテスト環境 Simulink Real-Time™ / Speedgoat

- 専用ハードウェア Speedgoat を活用したRCP/HILSテスト環境
- データモニタ・ログ機能をはじめとしたSimulink®の最新機能を素早く利用可能
- 高速化やI/O増設のためのFPGAオプションボード(HDL Coderで実装)



物理モデリングライブラリSimscapeの電気系ライブラリ

パワーエレクトロニクス/電力系統



電子回路(アナログ/デジタル/センサ/アクチュエータ)

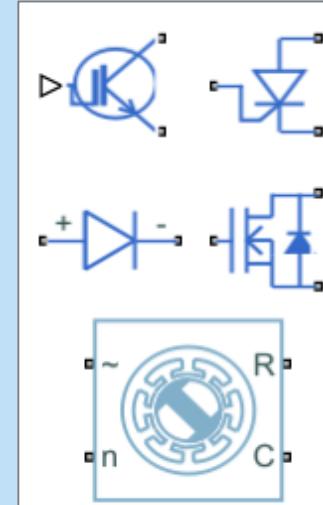


物理モデリングライブラリ Simscape の電気系ライブラリ

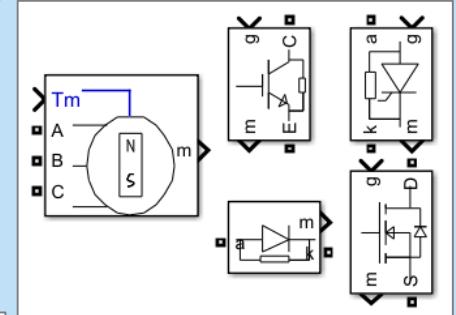
- Simscape Languageで構築
- 精度は簡略化、高速

- Simulinkブロックで構築
- 精度簡略化、高速

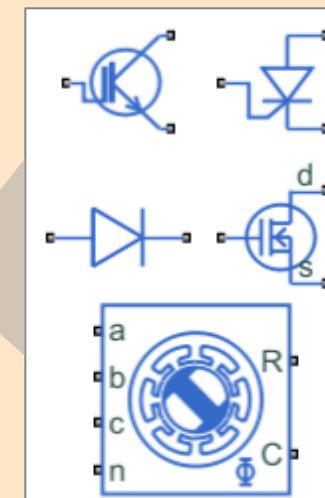
Simscape Components



Specialized Technology



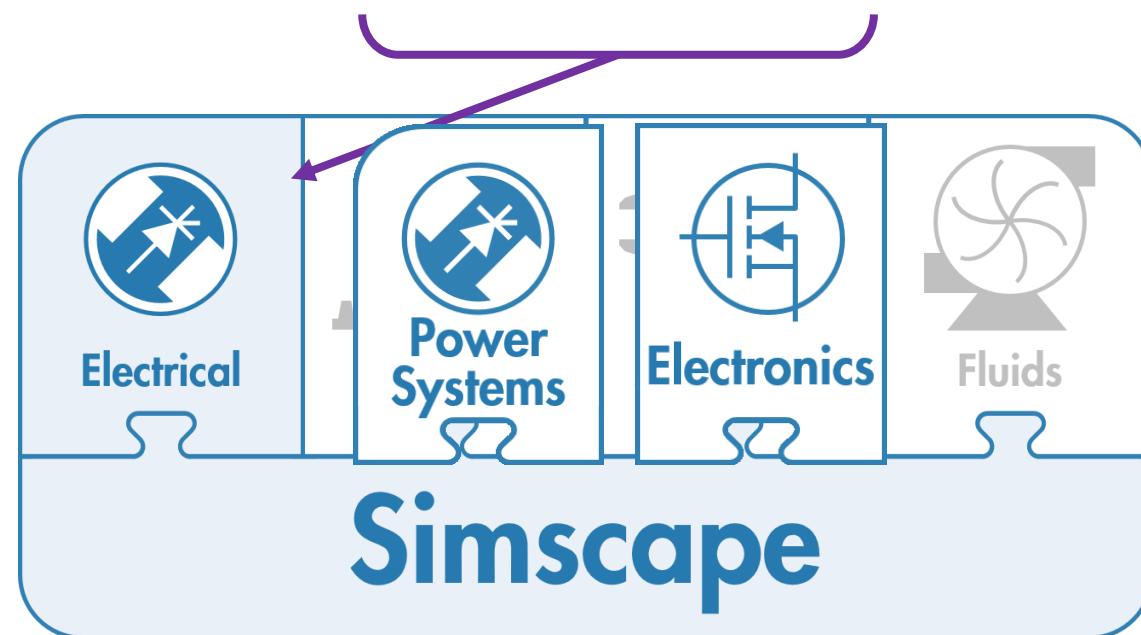
- Simscape Languageで構築
- 高精度



Simscapeの電気系ライブラリ

Simscape Power Systems™とElectronics™がElectrical™に統合

R2018b



SimscapeモデルをFPGA実装する2つのアプローチ

1. Simscape HDL Workflow Advisor **R2018b**

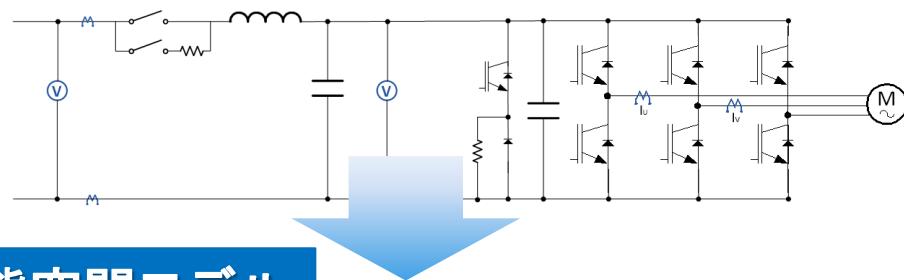
- Simscape Languageで書かれたブロックを離散状態空間モデルに変換
- 制約
 - 現在はスイッチドリニアブロックのみ対応(RLC、非線形特性を持たない半導体素子、モータなど)
 - 旧Power Systems/Specialized Technologyライブラリは非対応

2. Simscapeブロックをマニュアル変換

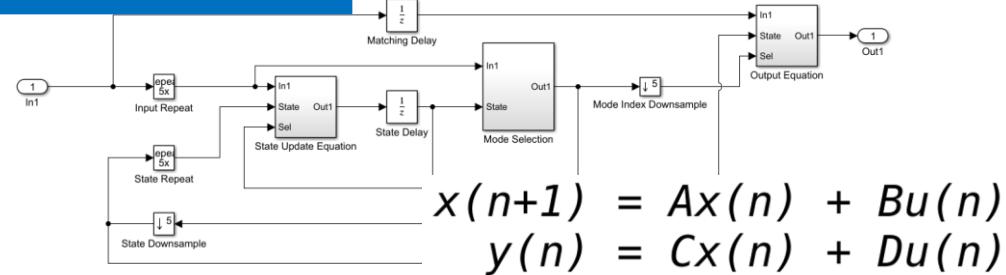
- 作業工数はかかるが、制約なく変換可能
- Specialized TechnologyライブラリのSimulinkで構成されたブロック

1. Simscape HDL Workflow Advisorを使った変換手順

Simscapeモデル



状態空間モデル



FPGA



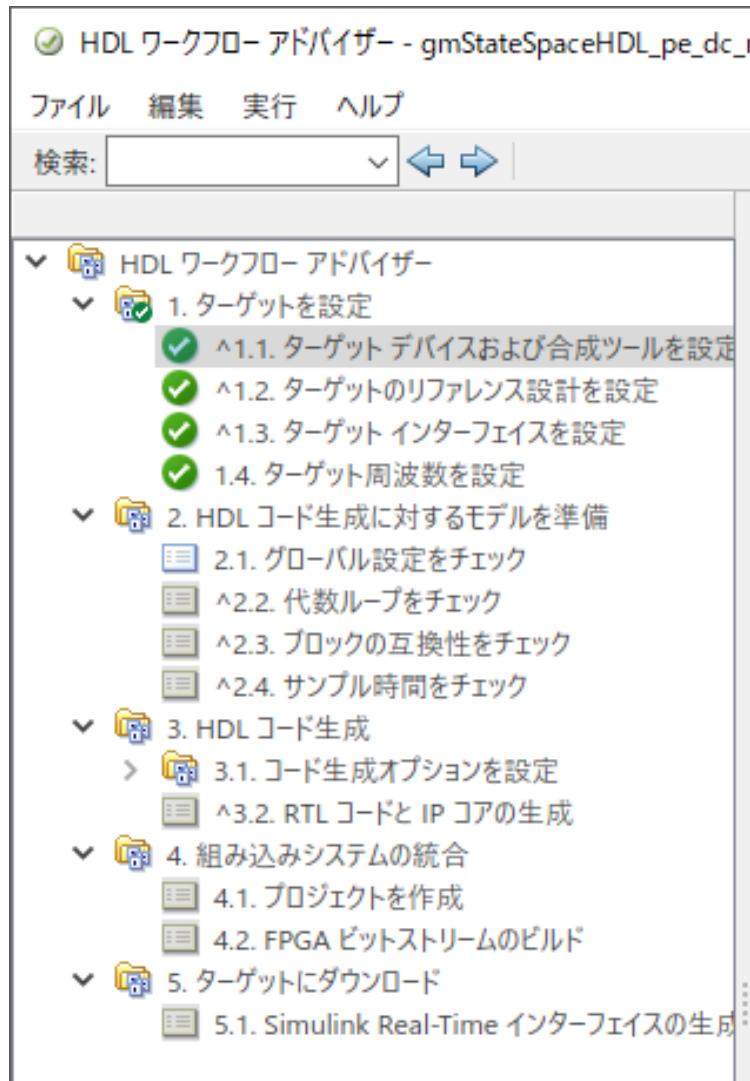
1. 非線形ブロックが使用されていないかチェック
`>> simscape.findNonlinearBlocks ('modelName')`

2. Simscape HDL Workflow Advisor起動・実行
`>> sschhdladvisor ('modelName')`

3. HDLコード生成用設定
 データ型やHDLプロパティ設定

4. HDLワークフローアドバイザーで実装
`>> hdladvisor ('modelName/Subsystem')`

HDLワークフローアドバイザ (HDL Coder機能)



- SpeedgoatのFPGAやFPGA開発ボードに容易に実装
- ウィザード形式のFPGA実装ツール
 - デバイス、インターフェース設定
 - モデルチェック～HDL生成
 - コンパイル(FPGAツール連携)
 - ダウンロード
- 選択可能なワークフロー
 - Simulink Real-Time FPGA I/O: SpeedgoatのFPGA実装
 - IP Core Generation: SoC FPGA実装/AXIバス
 - FPGA Turnkey: FPGA実装
 - FPGA-in-the-Loop: FPGA実機検証
 - など

2. Simscapeブロックのマニュアル変換手順

1. ライブラリリンクを解除
2. ブロックマスク内を編集 ⇒ Import/Outport の修正
3. コード生成対応ブロックに変更、離散化 & データ型変更
4. HDLワークフローアドバイザで実装

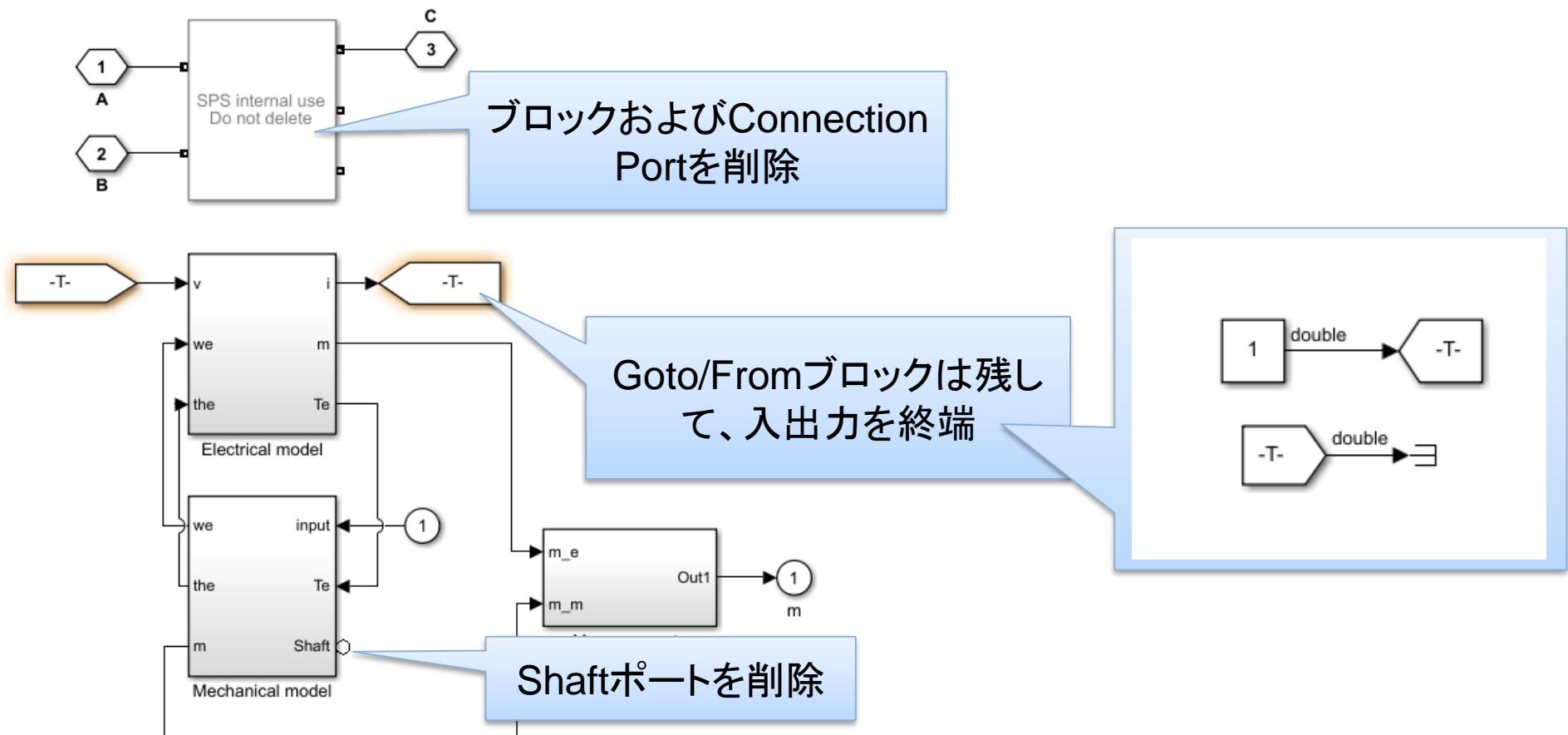
2-1. 対象ブロックのライブラリリンクの解除

- 対象ブロックのライブラリリンクを解除
 - 右クリックメニューから、ライブラリリンク→[リンクを無効]し、さらに、[リンクの解除]を行います。
※リンク解除の方法について、詳しくはSimulinkドキュメント参照



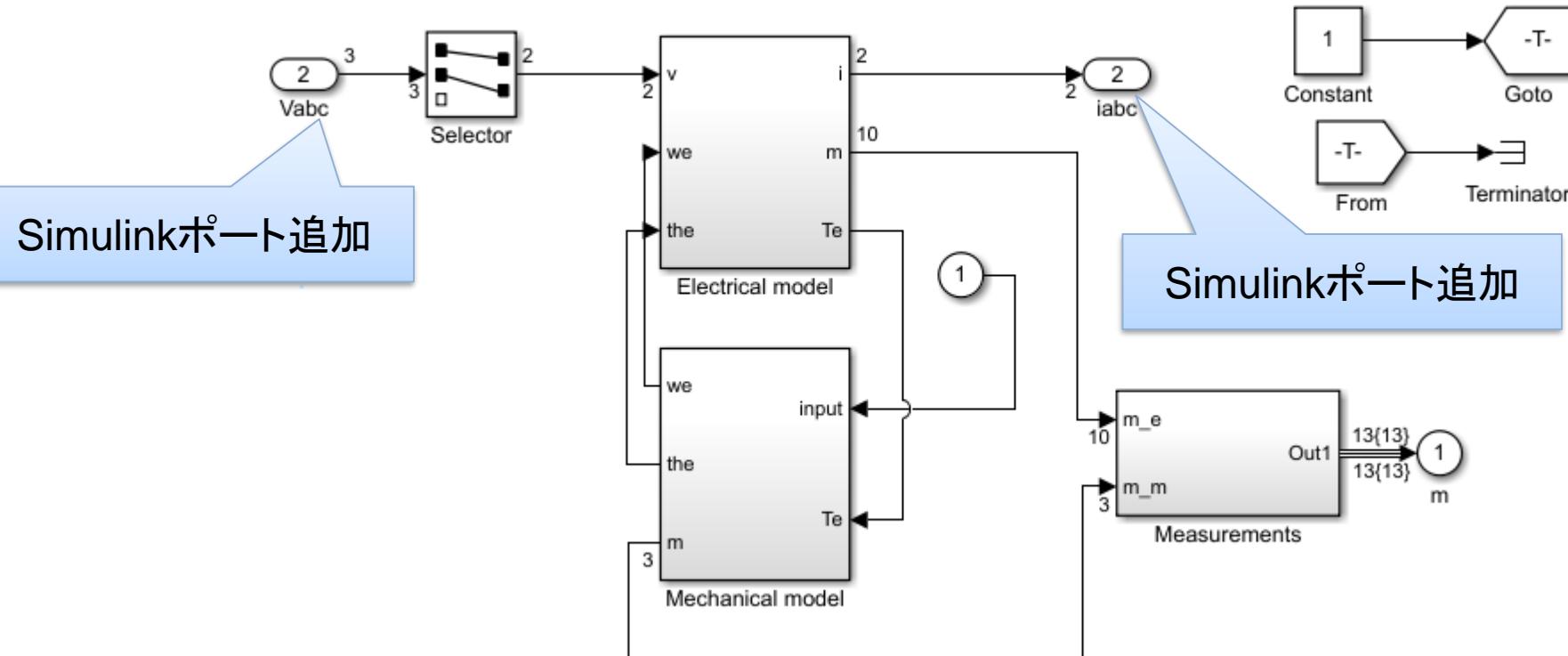
2-2. ブロック内部の編集1

- [マスク内を表示](Ctrl+U)でブロック内を編集
 - ブロック内部のサブシステムもライブラリリンクが設定されているので、リンクを解除する。



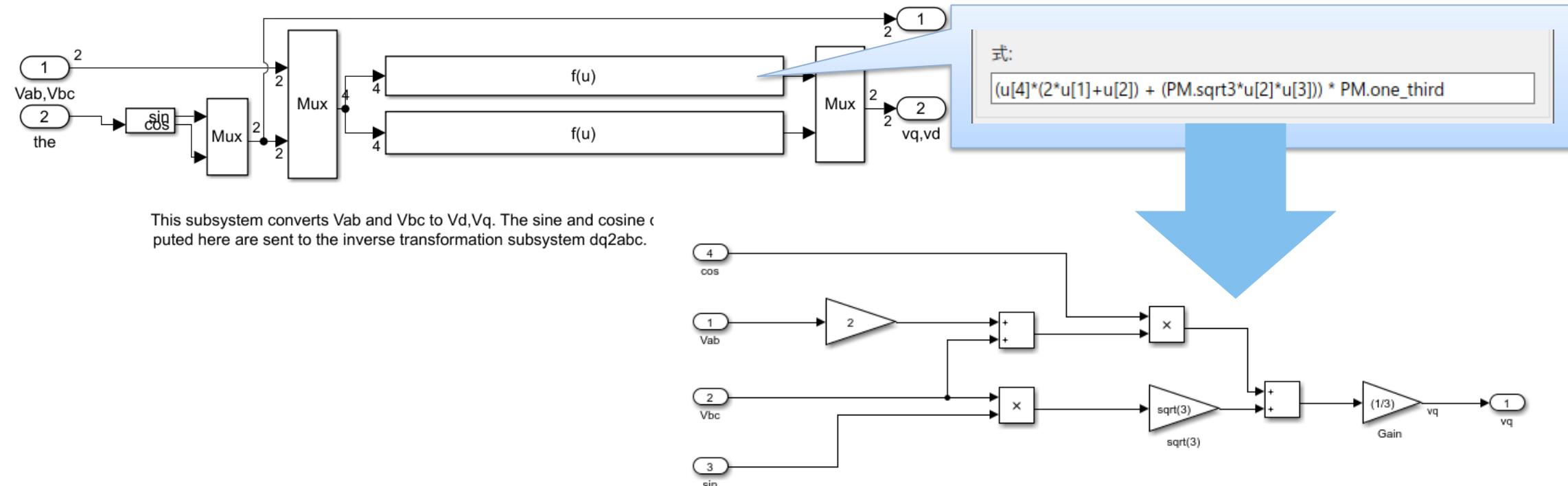
2-2. ブロック内部の編集2

- 入力ポートをSimulinkポートに変更



2-3. 離散化、データ型設定、コード生成対応ブロックへの置き換え

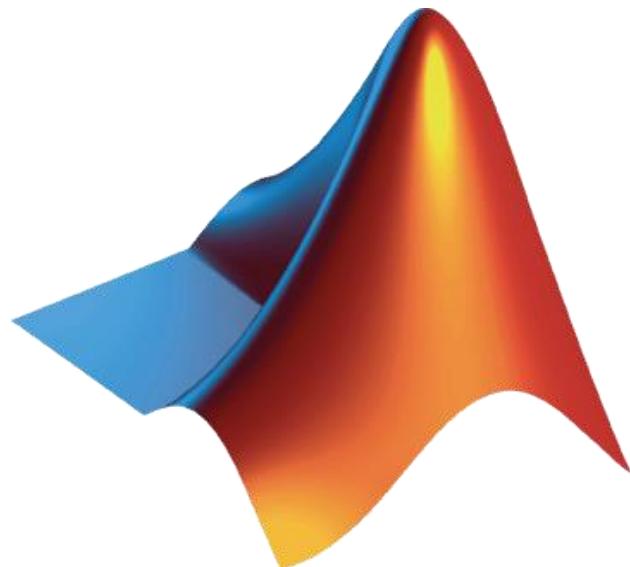
- HDL Coder対応ブロックへの変更



まとめ

- SimscapeモデルをFPGAアクセラレーションする方法を解説
- SimscapeモデルをFPGA実装する2つのアプローチ
 1. Simscape HDL Workflow Advisor
 2. Simscapeブロックをマニュアル変換
- FPGAを使った高速HILSを構築可能

ご清聴ありがとうございました。



© 2018 The MathWorks, Inc. MATLAB and Simulink are registered trademarks of The MathWorks, Inc.
See www.mathworks.com/trademarks for a list of additional trademarks. Other product or brand names
may be trademarks or registered trademarks of their respective holders.